

A N U N Ţ
privind organizarea concursului pentru ocuparea unui post temporar vacant

a) INFORMAŢII PRIVIND POSTUL

1.	DENUMIREA POSTULUI VACANT	Asistent de cercetare pentru proiectul PN-II-ID-JRP-RO-FR-2012-0109 DIAMOND
2.	NUMARUL POSTURILOR VACANTE	1
3.	NIVELUL POSTULUI	Execuție
4.	PRINCIPALELE CERINTE ALE POSTULUI	- experienta de proiectare acceleratoare hardware pe platforme FPGA;

b) ÎNTOCMIREA DOSARULUI DE CONCURS

1.	DOCUMENTELE DOSARULUI DE CONCURS	<ul style="list-style-type: none">- cerere de înscriere la concurs;- copie act de identitate;- copie certificat de naștere;- copie certificat de căsătorie;- copiile și originalele documentelor care să ateste nivelul studiilor;- copia și originalul carnetului de muncă, conform cu originalul sau o adeverință care să ateste vechimea în muncă și în meserie;- dosar medical întocmit de cabinetul de medicina muncii al UPT+adeverință de la medicul de familie;- curriculum vitae;- cazier judiciar.
2.	TERMENUL DE DEPUNERE	08.07.2015 – 14.07.2015
3.	LOCUL DEPUNERII DOSARULUI	Biroul Personal, cam.326
4.	PERSOANA DE CONTACT	Jelchici Miriana Mirela–Birou Personal tel.0256403032

c) CONDIȚII PENTRU OCUPAREA POSTULUI

1.	CONDIȚII GENERALE	<ul style="list-style-type: none">- Diploma de bacalaureat sau inginer- Student la ciclu licența sau masterand la specializarile calculatoare sau electronica- Cunoasterea limbii engleze – nivel avansat
2.	CONDIȚII SPECIFICE	<ul style="list-style-type: none">- Cunoștințe medii de C++, C sau Matlab- Cunoștințe avansate de Verilog (preferabil) sau VHDL- Cunoasterea metodologiei RTL- Experiența în proiectarea decodoare LDPC și Turbo- Experiența în proiectarea de hardware pe dispozitive FPGA (preferabil Xilinx)- Experiența în medii de simulare pentru circuite digitale (Modelsim, QuestaSim, NCSim, VCS)

d) PROBELE DE CONCURS

1.	PROBA SCRISĂ	21.07.2015 ora 9:00 Universitatea Politehnica din Timisoara Str. V. Parvan Nr. 2 Sala B515
2.	TERMEN AFISARE REZULTAT PROBA SCRISĂ	o zi lucrătoare de la finalizarea probei scrise
3.	INTERVIUL	24.07.2015 ora 9:00 Universitatea Politehnica din Timisoara Str. V. Parvan Nr. 2 Sala B522
4.	TERMEN AFISARE REZULTAT INTERVIU	o zi lucrătoare de la finalizarea interviului

e) CONTESTATII

1.	TERMEN DEPUNERE/AFIȘARE REZULTAT CONTESTATII	Maxim o zi lucrătoare de la afișarea rezultatelor selectiei dosarelor/probei scrise/probei practice/interviului
2.	TERMEN AFISARE REZULTATE FINALE	Maxim o zi lucrătoare de la afișarea rezultatelor contestațiilor

f) BIBLIOGRAFIA

1. Daniel D. Gajski, Principles of Digital Design, Prentice Hall, 1997.
2. Jah M. Rabaey , Digital integrated circuits , a design perspective , Prentice Hall, 1996.
3. Sivarama P. Dandamudi, Fundamentals of Computer Organization and Design, Springer, 2003 .
4. J. F.Wakerly, Digital Design Principles and Practices, (Prentice-Hall: Englewood Cliffs, NJ, 1990)
5. A. Amăricăi, O. Boncalo, Proiectarea circuitelor digitale in limbajul Verilog HDL: Analiza si sinteza, Ed. Politehnica, 2011.