

A N U N Ţ
 privind organizarea concursului pentru ocuparea unui post temporar vacant

a) INFORMATII PRIVIND POSTUL

1	DENUMIREA POSTULUI VACANT	Asistent cercetare pentru proiectul CHIST-ERA DIVIDEND
2	LOCUL DE MUNCĂ	Facultatea de Automatica si Calculatoare – Departamentul de Calculatoare
3	NUMARUL POSTURILOR VACANTE	1
4	NIVELUL POSTULUI	Execuție
5	PRINCIPALELE CERINTE ALE POSTULUI	-Experienta proiectarea acceleratoare hardware pe FPGA.

b) INTOCMIREA DOSARULUI DE CONCURS

1	DOCUMENTELE DOSARULUI DE CONCURS	<ul style="list-style-type: none"> - cerere de înscriere la concurs; - copie act de identitate; - copie certificat de natere; - copie certificat de căsătorie; - copiile documentelor care să ateste nivelul studiilor+original; - copia carnetului de muncă, conform cu originalul + copie după adeverință care să ateste vechimea în muncă i în meserie începând cu 01.01.2011; - dosar medical întocmit de cabinetul de medicina muncii al UPT + adeverință medicală de la medicul de familie; - curriculum vitae ; - cazier judiciar.
2	TERMENUL DE DEPUNERE	18.12.2015-24.12.2015
3	LOCUL DEPUNERII DOSARULUI	Biroul Personal, cam.326
4	PERSOANA DE CONTACT	Jelchici Miriana Mirela – tel. 0256403032

c) CONDITII PENTRU OCUPAREA POSTULUI

1	CONDITII GENERALE	<ul style="list-style-type: none"> -diplomă de bacalureat sau licents; -cunoșterea limbii engleze/franceze (scris și vorbit) cel puțin nivel avansat; -student la ciclul master sau doctorat la specializarile calculatoare sau electronica.
2	CONDITII SPECIFICE	<ul style="list-style-type: none"> -Cunostinte medii de C++, C sau Matlab; -Cunostinte avansate de Verilog (preferabil) sau VHDL; -Cunoasterea metodologiei RTL; -Experienta in proiectarea decodoare LDPC si Turbo; -Experienta in proiectarea de hardware pe dispozitive FPGA (preferabil Xilinx); -Experienta in medii de simulare pentru circuite digitale (Modelsim, QuestaSim, NCSim, VCS).

d) PROBELE DE CONCURS

1	PROBA SCRISĂ	04.01.2016, ora 9.00, la Departament Calculatoare, sala B515
2	TERMEN AFIȘARE REZULTAT PROBA SCRISĂ	o zi lucrătoare de la finalizarea probei scrise
3	INTERVIUL	07.01.2016, ora 9.00, la Departament Calculatoare, sala B515
4	TERMEN AFIȘARE REZULTAT INTERVIU	o zi lucrătoare de la finalizarea interviului

e) CONTESTATII

1	TERMEN DEPUNERE/AFIȘARE REZULTAT CONTESTAȚII	Maxim o zi lucrătoare de la afișarea rezultatelor selecției dosarelor/probei scrise/probei practice/interviului
2	TERMEN AFIȘARE REZULTATE FINALE	Maxim o zi lucrătoare de la afișarea rezultatelor contestațiilor

f) BIBLIOGRAFIA

1. Daniel D. Gajski, Principles of Digital Design, Prentice Hall, 1997.
2. Jah M. Rabaey , Digital integrated circuits , a design perspective , Prentice Hall, 1996.
3. Sivarama P. Dandamudi, Fundamentals of Computer Organization and Design, Springer, 2003 .
4. J. F. Wakerly, Digital Design Principles and Practices, (Prentice-Hall: Englewood Cliffs, NJ, 1990)
5. A. Amăricăi, O. Boncalo, Proiectarea circuitelor digitale in limbajul Verilog HDL: Analiza si sinteza, Ed. Politehnica, 2011.