

**A N U N Ţ**

privind organizarea concursului pentru ocuparea unui post temporar vacant

**a) INFORMATII PRIVIND POSTUL**

1	DENUMIREA POSTULUI VACANT	Asistent de cercetare pentru proiectul PN-II-ID-JRP-RO-FR-2012-0109 DIAMOND
2	LOCUL DE MUNCĂ	Facultatea de Automatica si Calculatoare – Departamentul de Calculatoare
3	NUMARUL POSTURILOR VACANTE	1
4	NIVELUL POSTULUI	Execuție
5	PRINCIPALELE CERINTE ALE POSTULUI	-Experienta proiectarea acceleratoare hardware pe FPGA.

**b) INTOCMIREA DOSARULUI DE CONCURS**

1	DOCUMENTELE DOSARULUI DE CONCURS	<ul style="list-style-type: none"> <li>- cerere de înscriere la concurs;</li> <li>- copie act de identitate;</li> <li>- copie certificat de natere;</li> <li>- copie certificat de căsătorie;</li> <li>- copiile documentelor care să ateste nivelul studiilor+original;</li> <li>- copia carnetului de muncă, conform cu originalul + copie după adeverință care să ateste vechimea în muncă i în meserie începând cu 01.01.2011;</li> <li>- dosar medical întocmit de cabinetul de medicina muncii al UPT + adeverință medicală de la medicul de familie;</li> <li>- curriculum vitae ;</li> <li>- cazier judiciar.</li> </ul>
2	TERMENUL DE DEPUNERE	18.12.2015-24.12.2015
3	LOCUL DEPUNERII DOSARULUI	Biroul Personal, cam.326
4	PERSOANA DE CONTACT	Jelchici Miriana Mirela – tel. 0256403032

**c) CONDITII PENTRU OCUPAREA POSTULUI**

1	CONDITII GENERALE	<ul style="list-style-type: none"> <li>-diplomă de bacaluareat sau licența;</li> <li>-cunoșterea limbii engleze/franceze (scris și vorbit) cel puțin nivel avansat;</li> <li>-student la ciclul licența, master la specializarile calculatoare sau electronică.</li> </ul>
2	CONDITII SPECIFICE	<ul style="list-style-type: none"> <li>- Cunoștinte medii de C++, C sau Matlab;</li> <li>- Cunoștinte avansate de Verilog (preferabil) sau VHDL;</li> <li>- Cunoașterea metodologiei RTL;</li> <li>- Experienta in proiectarea decodoare LDPC si Turbo;</li> <li>- Experienta in proiectarea de hardware pe dispozitive FPGA (preferabil Xilinx);</li> <li>- Experienta in medii de simulare pentru circuite digitale (Modelsim, QuestaSim, NCSim, VCS).</li> </ul>

**d) PROBELE DE CONCURS**

1	PROBA SCRISĂ	04.01.2016, ora 9.00, la Departament Calculatoare, sala B515
2	TERMEN AFIȘARE REZULTAT PROBA SCRISĂ	o zi lucrătoare de la finalizarea probei scrise
3	INTERVIUL	07.01.2016, ora 9.00, la Departament Calculatoare, sala B515
4	TERMEN AFIȘARE REZULTAT INTERVIU	o zi lucrătoare de la finalizarea interviului

#### e) CONTESTATII

1	TERMEN DEPUNERE/AFIȘARE REZULTAT CONTESTAȚII	Maxim o zi lucrătoare de la afișarea rezultatelor selecției dosarelor/probei scrise/probei practice/interviului
2	TERMEN AFIȘARE REZULTATE FINALE	Maxim o zi lucrătoare de la afișarea rezultatelor contestațiilor

#### f) BIBLIOGRAFIA

1. Daniel D. Gajski, Principles of Digital Design, Prentice Hall, 1997.
2. Jah M. Rabaey, Digital integrated circuits, a design perspective, Prentice Hall, 1996.
3. Sivarama P. Dandamudi, Fundamentals of Computer Organization and Design, Springer, 2003.
4. J. F. Wakerly, Digital Design Principles and Practices, (Prentice-Hall: Englewood Cliffs, NJ, 1990).
5. A. Amăricăi, O. Boncalo, Proiectarea circuitelor digitale in limbajul Verilog HDL: Analiza si sinteza, Ed. Politehnica, 2011.